

**(19) Weltorganisation für geistiges Eigentum**  
Internationales Büro



**(43) Internationales Veröffentlichungsdatum**  
**10. Februar 2005 (10.02.2005)**

**(10) Internationale Veröffentlichungsnummer**  
**WO 2005/013229 A3**

**(51) Internationale Patentklassifikation<sup>7</sup>: G08C 19/02,  
G01R 31/02, 31/28**

(72) Erfinder; und  
(75) Erfinder/Anmelder (nur für US): AKKERMAN, Petrus [NL/DE]; Klausenpass 22, 12107 Berlin (DE). LEMKE, Andreas [DE/DE]; Ortlerweg 29h, 12207 Berlin (DE). BÖNIG, Ingmar [DE/DE]; Heiligenseestrasse 156, 13503 Berlin (DE).

**(21) Internationales Aktenzeichen:** PCT/DE2004/001651

**(22) Internationales Anmeldedatum:**  
20. Juli 2004 (20.07.2004)

**(25) Einreichungssprache:** Deutsch

**(74) Anwalt: WABLAT, Wolfgang; Potsdamer Chaussee 48, 14129 Berlin (DE).**

(26) Veröffentlichungssprache: Deutsch

**(30) Angaben zur Priorität:**  
103 36 055.7      1. August 2003 (01.08.2003)      DE

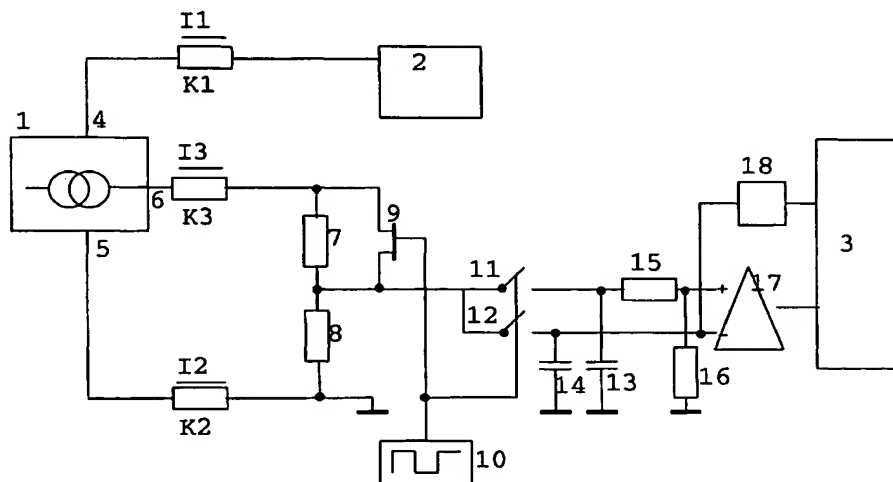
**(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): MSA AUER GMBH [DE/DE]; Thiemannstrasse 1, 12059 Berlin (DE).**

**(81) Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MY, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM,

*[Fortsetzung auf der nächsten Seite]*

**(54) Title: CIRCUIT ARRANGEMENT COMPRISING A MULTI-WIRE LINE FOR SUPPLYING CURRENT AND EMITTING SIGNALS**

**(54) Bezeichnung:** SCHALTUNGSANORDNUNG MIT EINER MEHRDRAHTLEITUNG ZUR STROMVERSORGUNG SIGNALAUSGABE



**(57) Abstract:** The invention relates to a circuit arrangement comprising a multi-wire line for supplying current to a sensor and for emitting a signal that corresponds to a measured value to an evaluation module via a signal line. To eliminate measuring errors caused by short-circuits, a first and second resistor (7, 8), the second resistor (8) being provided with a current tap, and a transistor (10), which is connected to a clock pulse generator (9) that bridges the first resistor in a clocked manner, are connected in series to the signal emission line. A comparator (17) for comparing the values obtained via the resistors (7,8) in the successive switching positions of the transistor and for emitting a short-circuit error message to the evaluation module (3), if the measured values differ in the successive clock pulses, is connected downstream of the resistors (7, 8).

*[Fortsetzung auf der nächsten Seite]*

**WO 2005/013229 A3**



TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

- (84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Erklärung gemäß Regel 4.17:**

- *Erfindererklärung (Regel 4.17 Ziffer iv) nur für US*

**Veröffentlicht:**

- *mit internationalem Recherchenbericht*  
— *vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen*

- (88) **Veröffentlichungsdatum des internationalen Recherchenberichts:**

24. März 2005

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

(57) **Zusammenfassung:** Die Erfindung betrifft eine Schaltungsanordnung mit einer Mehrdrahtleitung zur Stromversorgung eines Sensors und zur Ausgabe eines messwertproportionalen Signals über eine Signalleitung an ein Auswertemodul, wobei zur Eliminierung kurzschlussbedingter Messfehler an die Signalausgabeleitung in Reihe ein erster und zweiter Widerstand (7,8) mit Spannungsabgriff am zweiten Widerstand (8) und einem den ersten Widerstand taktweise überbrückenden mit einem Taktgeber (9) verbundenen Transistor (10) angeschlossen ist, und den Widerständen (7,8) ein Komparator (17) zum Vergleichen der in den aufeinanderfolgenden Schaltstellungen des Transistors über die Widerstände (7,8) erhaltenen Werte und zur Ausgabe einer Kurzschlussfehlmeldung an das Auswertemodul (3) bei in den aufeinanderfolgenden Takten unterschiedlichen Messwerten nachgeschaltet ist.